

Vivian Brégier

✉ 18 rue du Bois Mentel,
38 400 Saint-Martin-d'Hères

☎ 09 51 82 04 51

📞 06 64 70 29 23

✉ Vivian.Bregier@ens-lyon.org

Ingénieur Software EDA, Docteur,
normalien

Parcours professionnel

- depuis 2013 **Ingénieur software** chez Mentor Graphics :
développement C++ : ajout de fonctionnalités, refactoring et maintenance des outils d'extraction xL, TSV et xact-d, dans calibre
infrastructure – Participation au Code Quality Initiative. Le but est d'initier des tâches de fond permettant d'améliorer progressivement la qualité de la base de code de calibre (10 millions de lignes de code) : mise en commun de code, modularisation, mise en place de tests, mesure de la couverture des tests, passage à c++11, ...
- 2007–2013 **Analyste–développeur** chez Atos Origin :
2012–2013 **développement C++, intégration et test pour ITER Organization** : acquisition haut débit pour le diagnostic magnétique
2009–2012 **développements C++ et ada** : logiciel de contrôle de centrale nucléaire
2009 **Système Linux** : réalisation d'un serveur radius haute disponibilité (redondance matérielle et logicielle) pour un réseau satellite de communication de puits de pétrole : spécification, mise en place et validation
2008–2009 **développement C#.net** : application de calibration et vérification pour outils électroniques embarqués dans les têtes de forages
2007–2008 **intégration** des composants d'un logiciel de surveillance des puits de pétrole, sous Linux Red Hat
2003–2007 Thèse de doctorat au laboratoire TIMA, groupe CIS : *Synthèse automatisée de circuits asynchrones optimisés prouvés quasi-insensibles aux délais*

Compétences

Ingénierie logicielle

Expert C++(98,11,14)

Expérimenté design et architecture de logiciel, tests unitaires, débogage, analyse de performance

C, python, ocaml, bash, LaTeX, xml, sql, ...

système Linux (Debian, Red Hat)

EDA

Connaissances générales formats de netlist : spice, spof, dspf

Fonctionnement interne extraction parasitique

Langues

Anglais lu, écrit, parlé couramment

Diplômes

- 2007 Doctorat de microélectronique, INP Grenoble
2003 DÉA d'informatique, ÉNS Lyon
2001+2002 Licence + Maîtrise d'informatique, ÉNS Lyon
2000+2001 Licence + Maîtrise de physique, ÉNS Lyon
1998+1999 Classe préparatoire PCSI puis PC*, lycée Louis le Grand, Paris
1997 Baccalauréat S (mention AB), lycée Louis le Grand, Paris

Publications

- [1] V. Brégier, B. Folco, L. Fesquet, and M. Renaudin. Modeling and synthesis of multi-rail multi-protocol qdi circuits. In *Thirteenth International Workshop on Logic and Synthesis*, 2004.
- [2] B. Folco, V. Brégier, L. Fesquet, and M. Renaudin. Synthesis of area optimized quasi delay insensitive circuits. In *System On Chip 2005*, IFIP on VLSI, Perth, Australia, 2005.
- [3] B. Folco, V. Brégier, L. Fesquet, and M. Renaudin. *Technology Mapping for Area Optimized Quasi Delay Insensitive Circuits*, volume 200 of *IFIP Series*. Springer, 2006.